

# Katedra číslicového návrhu

## Fakulta Informačních technologií

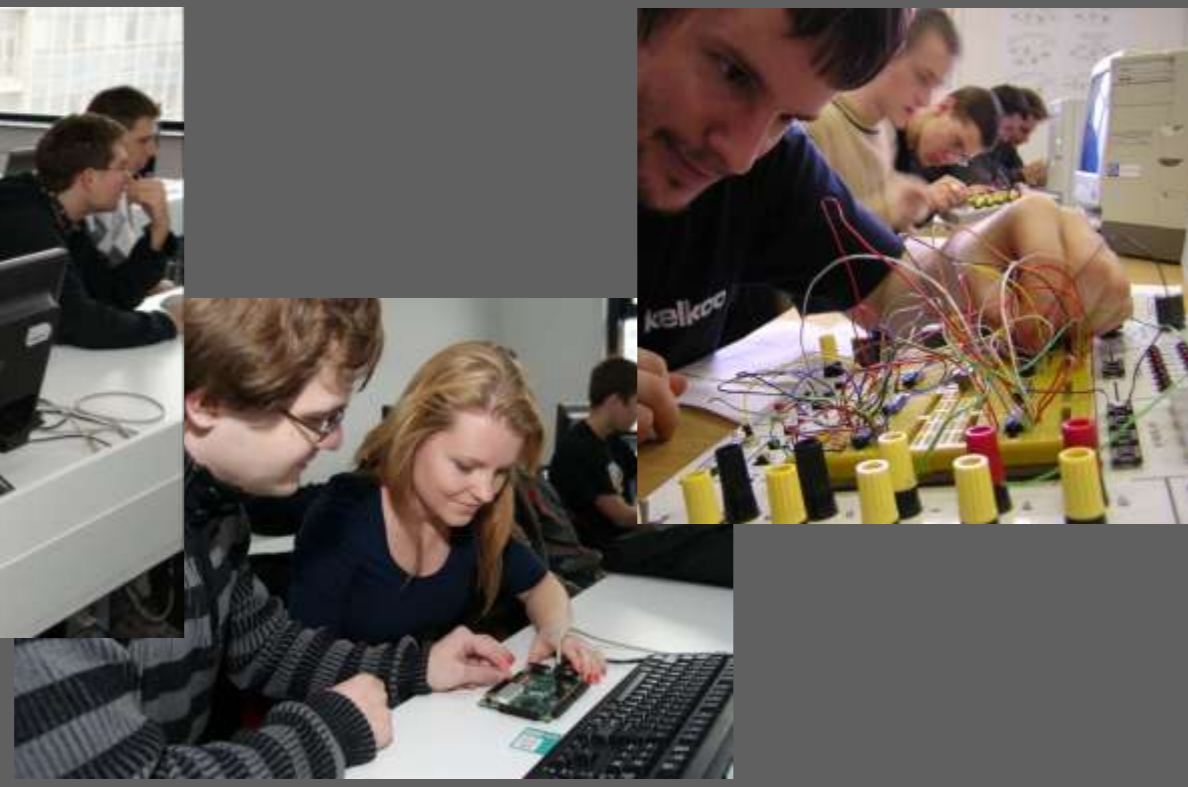
### ČVUT v Praze

Thákurova 9, Praha 6, 160 00

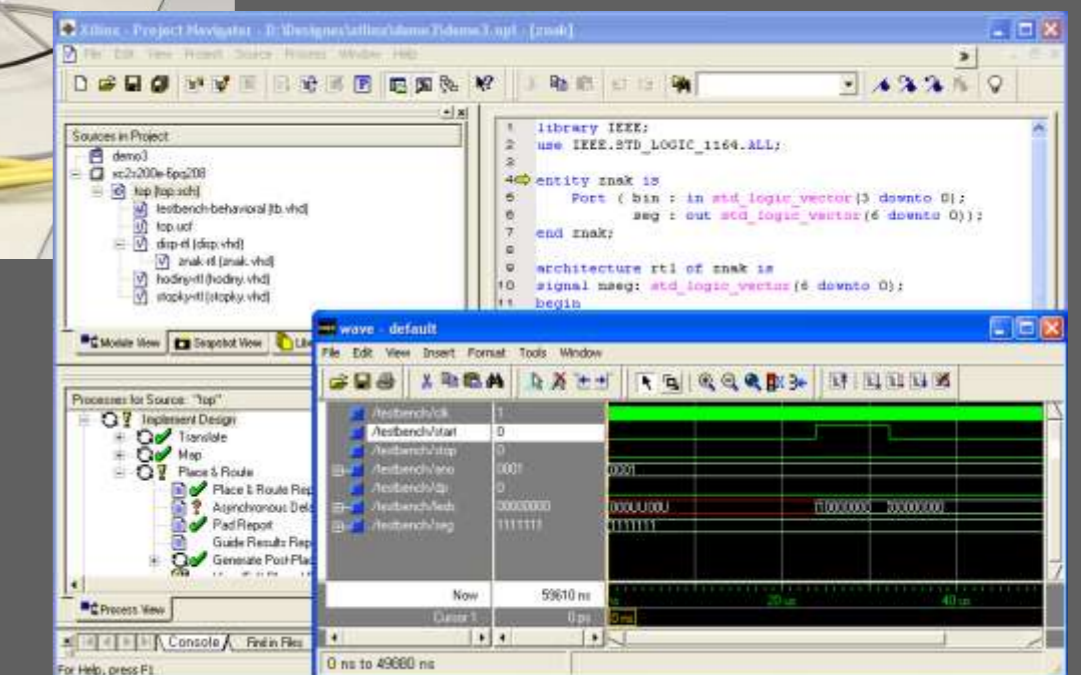
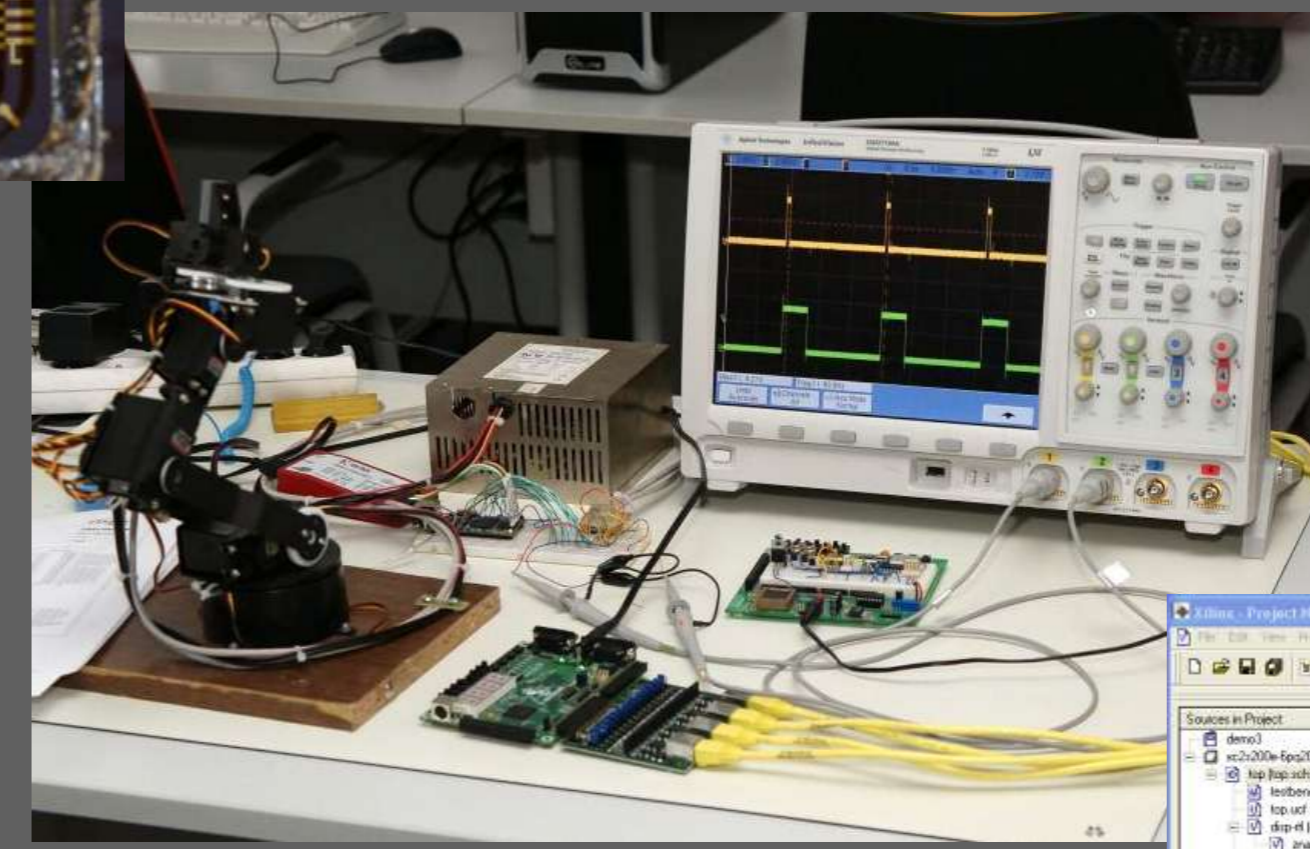
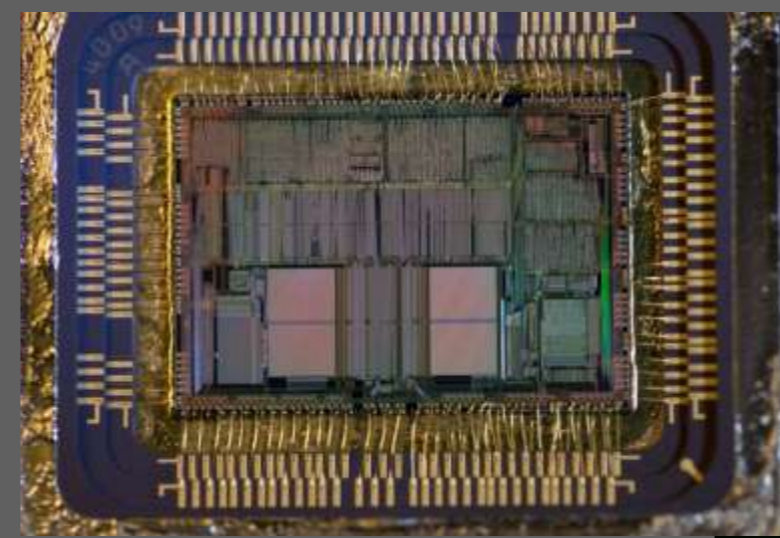


### Výuka

- Architektura počítačů
- Testování a spolehlivost
- Logická syntéza
- Simulace a experimenty
- Programovatelné obvody
- Počítačová aritmetika
- Systémy na čipu



### EDA Tools & Design Kits



### Výzkum

- Návrh spolehlivých systémů  
*Hana.Kubatova@fit.cvut.cz*
- Hardware pro kryptografii a kryptoanalýzu  
*Martin.Novotny@fit.cvut.cz*
- Rychlé bezdrátové komunikace  
*Pavel.Kubalik@fit.cvut.cz*
- Optimalizace číslicových obvodů  
*Petr.Fiser@fit.cvut.cz*
- Logická syntéza  
*Jan.Schmidt@fit.cvut.cz*
- Formální verifikace  
*Stefan.Ratschan@fit.cvut.cz*
- Architektura procesorů
- Optimalizace návrhu pro FPGA
- Testování

### Konference

DDECS, DSD-EUROMICRO, FPL, ETS, IWSBP, IWLS, MEMICS, PAD etc.



### Digital Design & Dependability Research Group

<http://ddd.fit.cvut.cz/>

### Spolupráce s institucemi a průmyslem

- ASICentrum spol. s r.o.
- ÚTIA, Akademie věd ČR
- Fakulta mechatroniky, TUL
- Západočeská univerzita v Plzni
- Fakulta informačních technologií, VUT v Brně
- CESNET, z. s. p. o.
- AŽD Praha, s.r.o.

